

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-196682

(P2001-196682A)

(43) 公開日 平成13年7月19日 (2001.7.19)

(51) Int.Cl. ⁷	識別記号	F I	テ-マ-ト* (参考)
H 0 1 S 5/022		H 0 1 S 5/022	2 H 0 3 7
G 0 2 B 6/42		G 0 2 B 6/42	5 F 0 7 3

審査請求 未請求 請求項の数 8 O L (全 7 頁)

(21) 出願番号 特願2000-828 (P2000-828)

(22) 出願日 平成12年1月6日 (2000.1.6)

(71) 出願人 000004226

日本電信電話株式会社

東京都千代田区大手町二丁目3番1号

(72) 発明者 岡安 雅信

東京都千代田区大手町2丁目3番1号 日

本電信電話株式会社内

(72) 発明者 東野 俊一

東京都千代田区大手町2丁目3番1号 日

本電信電話株式会社内

(74) 代理人 100069981

弁理士 吉山 精孝

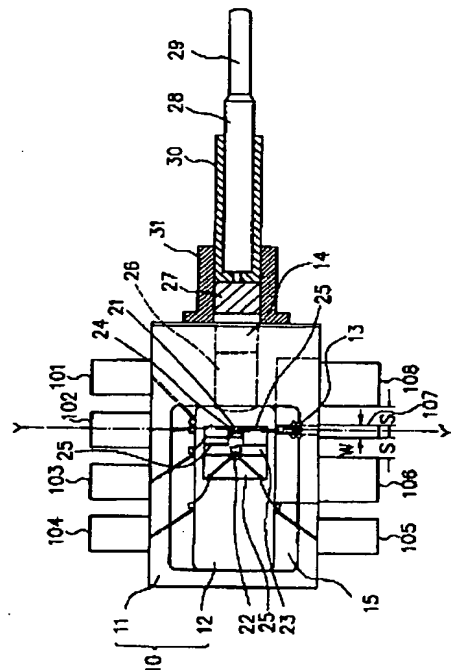
最終頁に続く

(54) 【発明の名称】 半導体レーザモジュール

(57) 【要約】

【課題】 10 G b / s 以上の高速変調が可能で表面実装工程に対応可能、かつ低コストな半導体レーザモジュールを実現すること。

【解決手段】 パッケージ10はAl₂O₃を主要材質とするパッケージ本体11の底面部を金属部材12で構成してなり、底面部から両側面に対して底面と平行に突き出たピン101～108を備え、高周波信号を入力するピン107とその両側の接地されたピン106、108とは本モジュールが実装される基板の信号線とインピーダンス整合する接地導体付きコプレーナ線路を構成し、ピン107と半導体レーザダイオード21とを接続する伝送線路の一部はパッケージ内部を鉛直方向に貫通し、信号線とインピーダンス整合するビアホール13からなっている。



【特許請求の範囲】

【請求項1】 封止されたパッケージ内に半導体レーザダイオードを搭載した半導体レーザモジュールにおいて、

パッケージの底面部は露出した金属部材からなり、かつピンはパッケージの底面部から両側面に対して底面と平行に突き出ており、

高周波信号を入力するピンを挟む両側のピンが接地され、該高周波信号を入力するピンとこれを挟むその両側のピンとは、該半導体レーザモジュールが実装されるべき基板に対し、信号線の入力インピーダンスとインピーダンス整合する接地導体付きコプレーナ線路を構成しており、

かつ該高周波信号を入力するピンと半導体レーザダイオードとを接続する伝送線路の一部は、パッケージを構成する部材の内部を鉛直方向に貫通し、信号線の入力インピーダンスとインピーダンス整合するビアホールからなることを特徴とする半導体レーザモジュール。

【請求項2】 半導体レーザダイオードはp型の導電性基板上に作製され、かつ基板側が搭載面に接合していることを特徴とする請求項1記載の半導体レーザモジュール。

【請求項3】 パッケージの主たる材質がAl₂O₃またはAlNを主成分とするセラミックであることを特徴とする請求項1または2記載の半導体レーザモジュール。

【請求項4】 パッケージの主たる材質が樹脂であることを特徴とする請求項1または2記載の半導体レーザモジュール。

【請求項5】 高周波信号を入力するピンの幅は2mm以下であり、該高周波信号を入力するピンを挟む両側のピンの幅は2mm以上であることを特徴とする請求項1または2記載の半導体レーザモジュール。

【請求項6】 パッケージの一部がくり抜かれ、かつくり抜かれた箇所にレンズが埋め込まれていることを特徴とする請求項1乃至5いずれか記載の半導体レーザモジュール。

【請求項7】 パッケージの一部がくり抜かれ、かつくり抜かれた箇所にフェルールが埋め込まれていることを特徴とする請求項1乃至5いずれか記載の半導体レーザモジュール。

【請求項8】 パッケージに接して、光ファイバを接続するためのレセプタクル型アダプタが取り付けられていることを特徴とする請求項7記載の半導体レーザモジュール。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、高速かつ直接変調可能な半導体レーザモジュールに関するものである。

【0002】

【従来の技術】 インターネットの急速な普及に代表され

るように、近年、加入者系やデータ通信分野においてトラフィックが急激に増大している。それに対応するため、これらの分野に光ファイバを用いた光通信方式が採用され始めている。現在、加入者系では155Mb/s、データ通信市場では1Gb/s程度までの高速光通信が実用化され、将来的には10Gb/s程度の高速光通信方式が必要になると予想されている。

【0003】 こうした光通信方式の普及に伴い、光通信方式の光源として用いられる半導体レーザモジュールの低コスト化を目的として、ミニ・デュアル・インライン (mini Dual In-Line: mini-DIL) 型パッケージを用いた半導体レーザモジュールが開発され、市販されている。

【0004】 図1にmini-DIL型半導体レーザモジュールの構造を模式的に示す。デュアル・インライン (Dual In-Line) 型の名が示すように、パッケージ1の両側面から鉛直にピン2が配置され、プリント基板の孔に刺さるようになっている。

【0005】

【発明が解決しようとする課題】 前述した半導体レーザモジュールの場合、入力信号の伝送線路はインピーダンス整合していないため、2、4GHz程度までの周波数の信号に対しては特性上問題ないが、それ以上の周波数においては反射や伝搬損失が大きく、10Gb/s以上の高速変調用レーザモジュールとしては不十分である。そのため、将来の高速光通信方式に適用可能で、低コストな半導体レーザモジュールが望まれていた。

【0006】 このような状況を鑑み、本発明では、mini-DIL型半導体レーザモジュールと同等の小型で簡易なモジュールであって、かつ10Gb/s以上の高速変調が可能で、しかも表面実装工程に対応可能な半導体レーザモジュールを実現することを目的とする。

【0007】

【課題を解決するための手段】 即ち、本発明では、請求項1に記載したように、パッケージの底面部は露出した金属部材からなり、かつパッケージのピンは底面から両側面に向かって底面に平行に突き出ており、高周波信号を入力するピンを挟む両側のピンが接地され、該高周波信号を入力するピンとこれを挟むその両側のピンとは、該半導体レーザモジュールが実装されるべき基板に対し、信号線の入力インピーダンスとインピーダンス整合する接地導体付きコプレーナ線路を構成しており、かつ該高周波信号を入力するピンと半導体レーザダイオードとを接続する伝送線路の一部は、パッケージを構成する部材の内部を鉛直方向に貫通し、信号線の入力インピーダンスとインピーダンス整合するビアホールからなることを特徴とする半導体レーザモジュールを提案する。

【0008】 また、本発明では、請求項2に記載したように、請求項1記載の半導体レーザモジュールにおいて、半導体レーザダイオードはp型の導電性基板上に作

製され、かつ基板側が搭載面に接合していることを特徴とする半導体レーザモジュールを提案する。

【0009】また、本発明では、請求項3に記載したように、請求項1または2記載の半導体レーザモジュールにおいて、パッケージの主たる材質が Al_2O_3 または AlN を主成分とするセラミックであることを特徴とする半導体レーザモジュールを提案する。

【0010】また、本発明では、請求項4に記載したように、請求項1または2記載の半導体レーザモジュールにおいて、パッケージの主たる材質が樹脂であることを特徴とする半導体レーザモジュールを提案する。

【0011】また、本発明では、請求項5に記載したように、請求項1または2記載の半導体レーザモジュールにおいて、高周波信号を入力するピンの幅は2mm以下であり、該高周波信号を入力するピンを挟む両側のピンの幅は2mm以上であることを特徴とする半導体レーザモジュールを提案する。

【0012】また、本発明では、請求項6に記載したように、請求項1乃至5いずれか記載の半導体レーザモジュールにおいて、パッケージの一部がくり抜かれ、かつくり抜かれた箇所にレンズが埋め込まれていることを特徴とする半導体レーザモジュールを提案する。

【0013】また、本発明では、請求項7に記載したように、請求項1乃至5いずれか記載の半導体レーザモジュールにおいて、パッケージの一部がくり抜かれ、かつくり抜かれた箇所にフェルールが埋め込まれていることを特徴とする半導体レーザモジュールを提案する。

【0014】また、本発明では、請求項8に記載したように、請求項7記載の半導体レーザモジュールにおいて、パッケージに接して、光ファイバを接続するためのレセプタクル型アダプタが取り付けられていることを特徴とする半導体レーザモジュールを提案する。

【0015】上述のように、本発明に係る半導体レーザモジュールは、1)底底部に露出した金属部材を有している、2)モジュールの底面から水平にピンが取り出されている、3)信号線のピンと隣り合うピンとがコプレーナ線路構造となるように設定してある、ことを特徴とする。

【0016】即ち、1)の理由により、かかる金属材料を通して半導体レーザダイオードでの発熱を放熱でき、また、電気的にもグランド（接地）電位を安定化できるので電気的特性も良くなる。また、2)の理由により、表面実装が可能となり、実装が簡便になる。さらに3)の理由により、信号線のピンの幅、隣のピンとの間隔を調整することにより、プリント基板に対し任意の特性インピーダンスを有する高周波伝送線路を構成でき、10Gb/s以上の高速信号に対しても、反射特性、透過特性に優れた配線が可能となる。

【0017】また、半導体レーザダイオードがp型の導電性基板上に作製され、かつ基板側が搭載面に接合する

搭載方法を取ることににより、レーザダイオードを駆動するレーザドライバとの相性が良くなり、高速動作が容易になる。

【0018】また、従来のメタルを主たる材質とするパッケージに代えて、 Al_2O_3 や AlN を主成分とするセラミックや樹脂によって主として構成されるパッケージを用いることによって、半導体レーザモジュールのコストをより低減することが可能となる。

【0019】また、高周波信号を入力するピンの幅を2mm以下とし、高周波信号を入力するピン以外のピンの幅を2mm以上とすることにより、インピーダンス整合した信号線路を形成できるとともに、半導体レーザモジュールとこれを搭載するプリント基板との接合面積が大きくなり、実装の機械的強度を増すことができる。

【0020】加えて、半導体レーザダイオードからの出射光をパッケージ外部に取り出すのに、パッケージの一部をくり抜き、そこにレンズまたは光ファイバのコネクタ構成部品であるフェルールを埋め込むことによって、レーザモジュールの構成がより簡便になり、低コスト化が可能になる。

【0021】さらにフェルールを埋め込んだパッケージの外側に、光ファイバを接続するためのレセプタクル型アダプタを構成することによって、光ファイバとの接続作業が容易で、より一層簡便な半導体レーザモジュールを実現できる。

【0022】

【発明の実施の形態】以下、本発明を実施の形態により詳細に説明する。

【0023】ここでは従来のmini-DLL型半導体レーザモジュールと同じように、合計8本のピンが出ている半導体レーザモジュールを例にとって、本発明を具体的に説明する。

【0024】図2乃至図7は、本発明の半導体レーザモジュールの第1の実施の形態を示すもので、パッケージ内部構造がわかるように、モジュールの上蓋がされていない状態で示してある。ここで、図2はモジュールを上面からみた平面図、図3はモジュールの底面図、図4、図5はピン取付側の側面図、図6はフェルール取付側の側面図、図7は図2中のY-Y'線断面図を示したものである。

【0025】図2乃至図7において、10はパッケージ、11はパッケージ本体、12は金属部材、13はビアホール、21は半導体レーザダイオード、22はフォトダイオード、23はチップキャリア、24はヒートシンク、25は配線板、26はレンズ、27はアイソレータ、28はフェルール、29は光ファイバ、30は金属筒、31は金属製ブーツ、101～108はピンである。

【0026】パッケージ10は、 Al_2O_3 を主要材質とするパッケージ本体11の底面部を、下からはめ込んだ

金属部材12となした構成を有しており、パッケージ10の底面部から両側面に対してそれぞれ4本、合計8本のピン101～108が底面と平行に突き出た構造となっている。これらのピンのうち、ピン101～104は2.54mmピッチで配置され、ピン106～108は後に述べるようにインピーダンス整合条件を満たすように配置されている。

【0027】半導体レーザダイオード21は、p型のInP基板上に結晶成長により作製されており、基板側を下、即ちジャンクションアップ構造にしてSi基板からなるヒートシンク24上にダイボンディングし、ヒートシンク24ごとチップキャリア23に搭載している。また、フォトダイオード22は、半導体レーザダイオード21からの出力光をモニタするためのものである。

【0028】チップキャリア23はCuからなる金属ブロックであり、上面に半導体レーザダイオード21及びフォトダイオード22への電気配線パタンが記されたセラミック製配線板25を貼り付けてある。

【0029】アイソレータ27は金属筒30を介してフェルール28と一体化されており、これらは金属製ブーツ31を介して、パッケージ本体11に対して溶接により接続されている。

【0030】半導体レーザダイオード21から出射された光は、パッケージ本体11の一部がくり抜かれ(14)、そこに埋め込まれたレンズ26を通して集光され、アイソレータ27を通して光ファイバ29に結合される。

【0031】また、半導体レーザダイオード21はp型基板を用いて、かつジャンクションアップで搭載されているので、p電極は、ヒートシンク24、チップキャリア23及び金属部材12を介して実装するプリント基板のグランド電位を与えるパタン(図示せず)と接続されることになる。パッケージの一部を構成する金属部材12の面積が大きいので、グランド電位が安定化できるほか、半導体レーザダイオード21での発熱を効率良くプリント基板側に放熱できるのでレーザを安定に動作させることが可能となる。

【0032】また、半導体レーザダイオード21のn電極はレーザチップの上面から取っている。上面の電極パタン面積を最小限に留めることで、レーザダイオード21の素子容量を低減でき、高速動作に有利に寄与する。また、p電極側を接地しているため、レーザダイオードを駆動するレーザドライバはマイナス駆動となり、高速動作に有利なnpn型バイポーラトランジスタやn型の電界効果トランジスタとの組合せが可能となる。

【0033】半導体レーザダイオード21のn電極には2本のリボンボンディングがなされ、1本は配線板25及びパッケージ10のテラス部に設けた配線パタンを通して、バイアス電流を入力するピン103に、他の1本は高周波信号を入力するピン107に接続されている。

半導体レーザダイオード21のシリーズ抵抗は5Ω程度であるので、ピン107に向かう信号線は、45Ωの薄膜抵抗を直列に接続して50Ωの伝送線路にインピーダンス整合されている。即ち、配線板25に、45Ωの薄膜抵抗と特性インピーダンスが50Ωのストリップラインを形成している。

【0034】信号線はかかる配線板25を通り、リボンボンディングにより、パッケージ10のテラス部15に接続される。テラス部15の配線パタンは特性インピーダンスが50Ωのコプレーナ線路となっている。さらにそこからインピーダンス整合するように構成されたビアホール13により、垂直方向に配線され、基板底面に貫通した後、ピン107に接続されている。ピン107の両側のピン106、108は、金属部材12とともに接地されている。

【0035】図8は、誘電率 ϵ が4.8のガラスエポキシ製プリント基板上に半導体レーザモジュールを実装した場合に、特性インピーダンスが50Ωとなるための信号線107のピンの幅Wと信号線ピン107及びその隣のピン106、108間の間隔Sとの関係を、前記プリント基板の第2層のグランド面との距離(ガラスエポキシ基板の厚さ)Hをパラメータとして示したものである。

【0036】図8より、例えば各層の厚さが0.25mmの多層ガラスエポキシ基板上に半導体レーザモジュールを実装するとした場合、ピン107の幅Wを0.47mm、ピン107とピン106、108との間隔Sを0.6mmに設定すると、50Ωの特性インピーダンスとすることができる。

【0037】一般に、高周波線路は50Ω系で構成されるため、W、Sを上記のように設定すると、ガラスエポキシ基板上の50Ω系のコプレーナ線路にインピーダンス整合して接続することが可能となる。ピン107には、レーザドライバから10Gb/sの高周波信号が入力されるが、ドライバの出力インピーダンスも一般的に50Ω系となっているので、上述のW、Sの設定により、反射特性、透過特性に優れた伝送線路を実現でき、10Gb/sの高周波信号も伝送可能となる。

【0038】これらのピンは、ハンダ接合によりプリント基板上の回路と電氣的コンタクトする外、レーザモジュールをプリント基板に固定する機能を併せ持っている。図8から明らかなように、Hが1mmの場合であっても、Sが0.7mmまでの範囲では、Wは2mmを超えることはない。一方、信号線用のピン107の両側のピン106、108は、特にピン幅に制約はないので、2mm以上に太くすることで、プリント基板との接合面積が大きくなり、機械的強度を増すことができ、加えてグランド電位を安定化できる。これが請求項5の記載の根拠である。

【0039】図9は、本発明の第2の実施の形態を示す

もので、パッケージ本体のくり抜き部14にフェルールが埋め込まれていることを特徴とする。本実施の形態の場合、レンズ26及びアイソレータ27が金属筒30を介してフェルール28と一体化され、パッケージ内部に挿入された形となっている。電気配線等のそれ以外の構成は、第1の実施の形態と同様である。

【0040】また、図10は、本発明の第3の実施の形態を示すもので、パッケージ10に接して、光ファイバを接続するための周知のレセプタクル型アダプタ40が取り付けられていることを特徴とする。この際、前述した金属筒30の代わりに割りスリーブ（図示せず）がレンズ26及びアイソレータ27と一体化される如くなっている。電気配線等のそれ以外の構成は、第1の実施の形態と同様である。

【0041】上記の説明では、底面から側面方向に各4本、合計8本のピンが出ている半導体レーザモジュールを例にとって本発明の実施の形態を示したが、本発明に係るピン数に限定されるものではなく、片側から少なくとも3本以上のピンが出ているモジュールに適用可能である。また、半導体レーザダイオードはInPを基板とするものに限定されるものではなく、GaAsを基板とするものであっても良い。要するに、本発明は、実施の形態に記した内容に限定されるものではなく、本発明の趣旨を逸脱しない範囲において種々の適用が可能である。

【0042】

【発明の効果】以上の説明から明らかなように、本発明によれば、これまで2、4GHz程度までの帯域しか取れなかったmini-DIL型のモジュールに対し、同程度の小型モジュールで10Gbps以上の高速直接変調が可能となり、将来の高速光通信方式に適用可能な半導体レーザモジュールを安価に提供することが可能とな

り、将来の高速光通信方式を実現していく上で極めて有効である。

【図面の簡単な説明】

【図1】従来の半導体レーザモジュールの一例を示す構成図

【図2】本発明の半導体レーザモジュールの第1の実施の形態を示す平面図

【図3】本発明の半導体レーザモジュールの第1の実施の形態を示す底面図

【図4】本発明の半導体レーザモジュールの第1の実施の形態を示す側面図

【図5】本発明の半導体レーザモジュールの第1の実施の形態を示す側面図

【図6】本発明の半導体レーザモジュールの第1の実施の形態を示す側面図

【図7】図2中のY-Y'線断面図

【図8】特性インピーダンスが50Ωとなる信号線ピンの幅Wと信号線ピン及びその隣のピン間の間隔Sとの関係を示す図

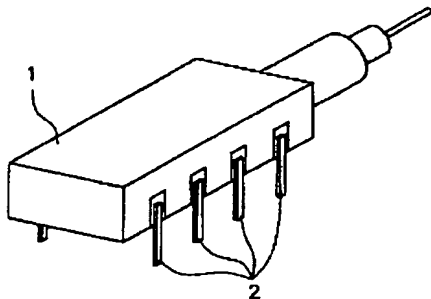
【図9】本発明の半導体レーザモジュールの第2の実施の形態を示す平面図

【図10】本発明の半導体レーザモジュールの第3の実施の形態を示す平面図

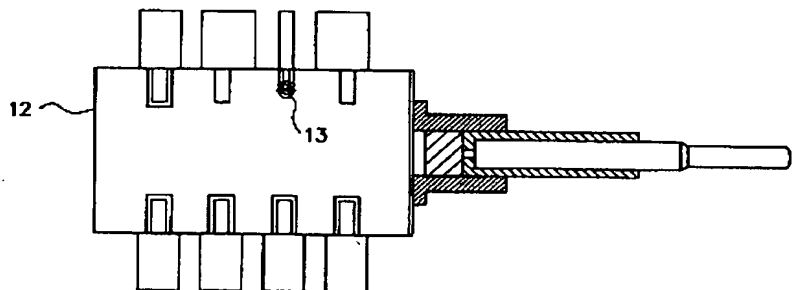
【符号の説明】

10：パッケージ、11：パッケージ本体、12：金属部材、13：ビアホール、14：くり抜き部、21：半導体レーザダイオード、22：フォトダイオード、23：チップキャリア、24：ヒートシンク、25：配線板、26：レンズ、27：アイソレータ、28：フェルール、29：光ファイバ、30：金属筒、31：金属製ブーツ、40：レセプタクル型アダプタ、101～108：ピン。

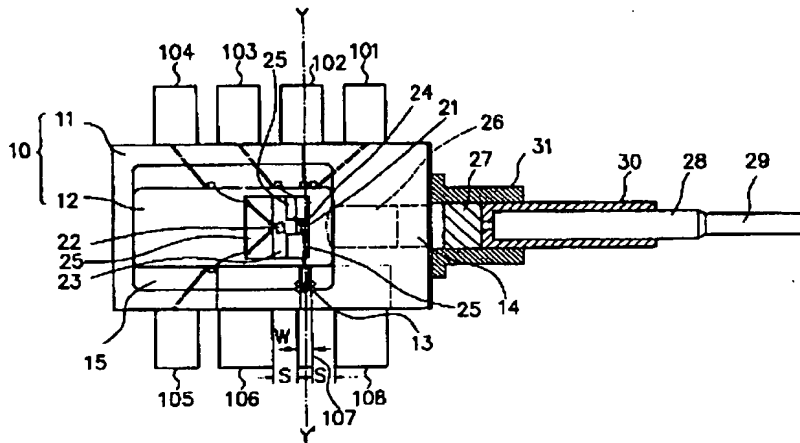
【図1】



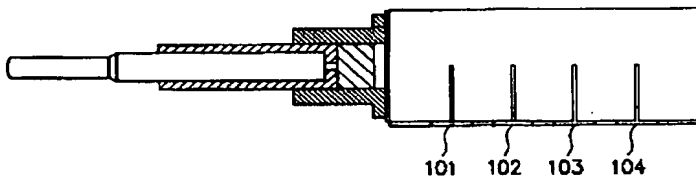
【図3】



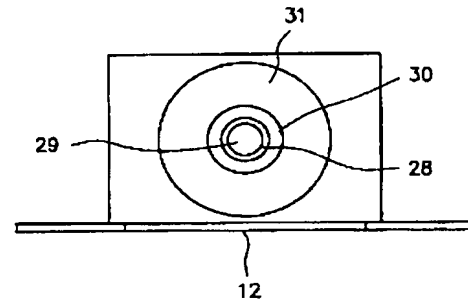
【図2】



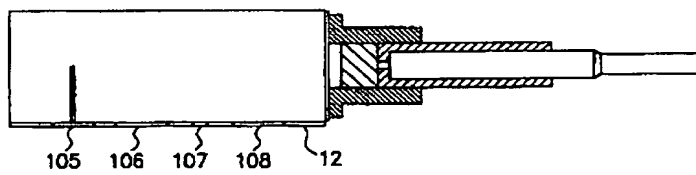
【図4】



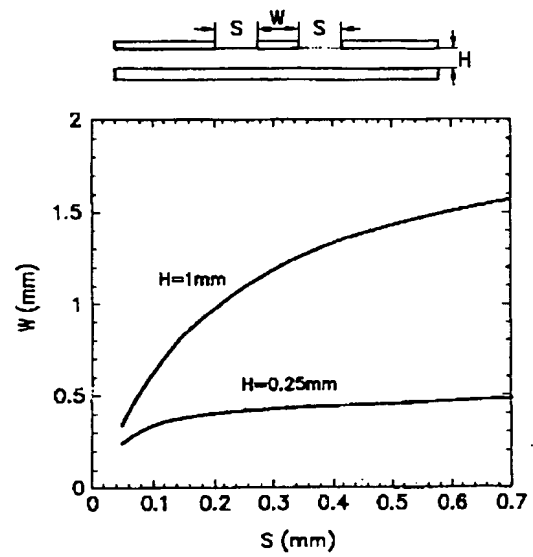
【図6】



【図5】



【図8】



【図7】

